

FULLY-DIFFERENTIATED DIFFERENTIAL AMPLIFIER WITH HIGH INPUT IMPEDANCE

Patent number: DE10158709
Publication date: 2003-07-03
Inventor: ALIHODZIC ADMIR (AT)
Applicant: INFINEON TECHNOLOGIES AG (DE)
Classification:
- **international:** H03F3/45; H03G1/00; H03F3/45; H03G1/00; (IPC1-7): H03F3/45; H03F1/34; H03F3/72; H03G3/30
- **European:** H03F3/45S1K; H03F3/45S3K3C1; H03G1/00B8
Application number: DE20011058709 20011129
Priority number(s): DE20011058709 20011129

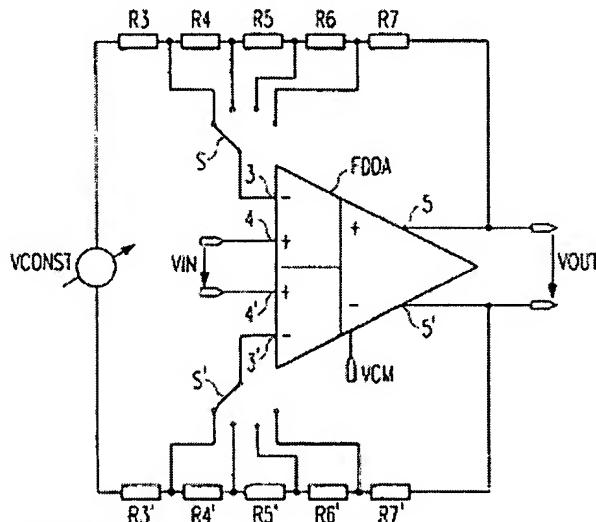
Also published as:

WO03049282 (A1)

[Report a data error here](#)

Abstract not available for DE10158709
Abstract of corresponding document: **WO03049282**

The invention relates to a circuit with an input voltage (VIN) and an output voltage (VOUT), comprising a fully-differentiated differential amplifier (FDDA) with two differential input pairs (3, 4; 3', 4') and a differential output pair (5, 5'). A number of resistances (R3, ..., R7, R3', ..., R7') are wired in series between the output pair (5, 5') by means of connection nodes. Each input (3, 3') of an input pair may be connected to one of the connection nodes by means of two selector switches (S, S').



Data supplied from the **esp@cenet** database - Worldwide



⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑯ Offenlegungsschrift
⑯ DE 101 58 709 A 1

⑯ Int. Cl. 7:
H 03 F 3/45
H 03 F 1/34
H 03 F 3/72
H 03 G 3/30

⑯ Aktenzeichen: 101 58 709.0
⑯ Anmeldetag: 29. 11. 2001
⑯ Offenlegungstag: 3. 7. 2003

⑯ Anmelder:
Infineon Technologies AG, 81669 München, DE

⑯ Vertreter:
Graf Lambsdorff, M., Dipl.-Phys.Dr.rer.nat.,
Pat.-Anw., 81673 München

⑯ Erfinder:
Alihodzic, Admir, Villach, AT

⑯ Entgegenhaltungen:
US 58 61 778 A
Alzaher,H., Ismail,M.: A CMOS fully balanced differential difference amplifier and its applications. In: IEEE Transact. on Circuits and Systems II: Analog and Digital Signal Processing, Vol. 48 Issue: 6m, June 2001, S. 614-620;
Duque-Carrillo,J.F., Torreli,G., Perez-Aloe,R., Valverde,M., Maloberti,F.: Fully differential basic building blocks based on fully differential

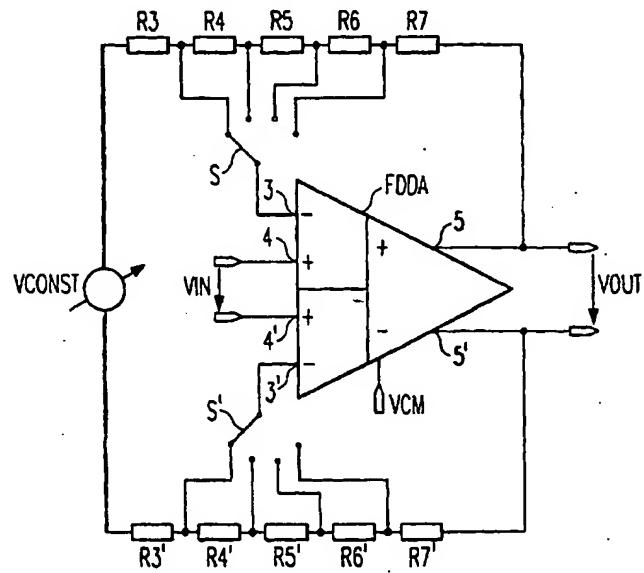
difference amplifier with unity-gain difference feedback. In: IEEE Transact. on Circuits and Systems I: Fundamental Theory and Applications Vol.: 42 Issue: 3, March 1995, S. 190-192;
Nicollini,G., Guardiani,C.: A 3.3-V 800-n/sub rms/ noise, gain-programmable CMOS microphone preamplifier design using yield modeling technique. In: IEEE Journal of Solids-State Circuits, Vol.: 28 Issue: 8, Aug. 1993, S. 915-921;
SÄCKINGER E., GUGGENBÜHL W.: A Versatile Building Bloc: The CMOS Differential Difference Amplifier. In: IEEE Journal of Solid-State Circuits, Vol. SC-22, No. 2, April 1987, S. 287-294;

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑯ Voll differentieller Differenzverstärker mit hoher Eingangsimpedanz

⑯ Die Erfindung betrifft eine Schaltung mit einer Eingangsspannung (VIN) und einer Ausgangsspannung (VOUT), welche einen voll differentiellen Differenzverstärker (FDDA) mit zwei differentiellen Eingangspaaren (3, 4; 3', 4') und einem differentiellen Ausgangspaar (5, 5') umfasst. Eine Mehrzahl von Widerständen (R3, ..., R7, R3', ..., R7') ist zwischen das Ausgangspaar (5, 5') und über Verbindungsknoten in Reihe geschaltet. Über zwei Wechselschaltern (S, S') ist jeweils ein Eingang (3, 3') eines Eingangspaares mit einem der Verbindungsknoten verbindbar.



DE 101 58 709 A 1

DE 101 58 709 A 1

Beschreibung

[0001] Die Erfindung bezieht sich auf eine Schaltung, insbesondere eine Verstärkerschaltung, mit einem voll differentiellen Differenzverstärker.

[0002] Mittels eines Verstärkers lassen sich elektrische Eingangsspannungen verstärken und als elektrische Ausgangsspannungen ausgeben. Derartige Verstärker werden beispielsweise als Mikrofonverstärker oder als Instrumentationsverstärker eingesetzt. Für solche Anwendungen sind meistens relativ hohe Verstärkungen wünschenswert und sehr geringes Rauschen notwendig. Ein geringes thermisches Rauschen erfordert wiederum geringe Widerstandswerte innerhalb des Verstärkers. Darüber hinaus werden bei vielen Anwendungen eine hohe Eingangsimpedanz, ein geringer Leistungsbedarf und eine kleine benötigte Fläche gefordert.

[0003] Ein gewöhnlicher voll differentieller Verstärker (fully differential amplifier) FDA weist, wie in Fig. 1 dargestellt, ein differentielles Paar von Eingängen 1 und 1' auf, zwischen welchen eine Eingangsspannung V_{IN} anliegt, sowie ein differentielles Paar von Ausgängen 2 und 2', zwischen welchen eine Ausgangsspannung V_{OUT} abgreifbar ist. Vor die Eingänge 1 und 1' ist jeweils ein Widerstand R_1 bzw. R_1' geschaltet. Jeder Eingang 1 bzw. 1' ist über einen Rückkoppelzweig, welcher jeweils einen Widerstand R_2 bzw. R_2' enthält, mit einem Ausgang 2 bzw. 2' verbunden. Zur Erzielung einer geringen Empfindlichkeit gegenüber externen Störungen ist eine hohe Symmetrie der äußeren Be- schaltung des voll differentiellen Verstärkers FDA erforderlich. Dazu weisen die Widerstände R_1 und R_1' und die Widerstände R_2 und R_2' jeweils gleiche Widerstandswerte auf.

[0004] Bei der in Fig. 1 dargestellten Verstärkerschaltung ist es nicht möglich, eine sehr hohe Eingangsimpedanz bei einem gleichzeitig kleinen Flächenbedarf zu erzielen. Wird beispielsweise für den Widerstand R_1 ein Wert von über 100 k Ω gewählt, so muss der Widerstand R_2 bei einer maximalen Verstärkung von 30 dB einen Wert von 3,2 M Ω aufweisen. Dieser hohe Widerstandswert führt zu einem inakzeptabel großen Flächenbedarf.

[0005] Eine weitere Gruppe von Verstärkern beinhaltet voll differentielle Differenzverstärker (fully differential difference amplifier; FDDA). Diese Verstärker weisen im Gegensatz zu dem vorstehend beschriebenen voll differentiellen Verstärker ein weiteres differentielles Eingangspaar auf. Die Ausgangsspannung eines solchen voll differentiellen Differenzverstärkers ist proportional zu der Differenz der beiden differentiellen Eingangsspannungen. Die Eigen- schaften eines voll differentiellen Differenzverstärkers sind in dem Artikel "Fully Differential Basic Building Blocks Based on Fully Differential Difference Amplifiers with Unity-Gain Difference Feedback" von J. F. Duque-Carrillo, G. Torelli, R. Perez-Aloe, J. M. Valverde und F. Maloberti, erschienen in IEEE Transactions on Circuits and Systems – I: Fundamental Theory and Applications, Band 42, Nr. 3, 1995, Seiten 190–192, beschrieben. Anwendungen und äußere Beschaltungen von voll differentiellen Differenzverstärker sind in dem Artikel "A CMOS Fully Balanced Differential Difference Amplifier and Its Applications" von H. Alzaher und M. Ismail, erschienen in IEEE Transactions on Circuits and Systems – II: Analog and Digital Signal Processing, Band 48, Nr. 6, 2001, Seiten 614–620, beschrieben.

[0006] Des Weiteren sind differentielle Differenzverstärker (differential difference amplifier; DDA) bekannt, welche eingangsseitig genauso wie voll differentielle Differenzverstärker zwei differentielle Eingangspaire aufweisen, ausgangsseitig jedoch nur über einen Ausgang verfügen. Die Ausgangsspannung wird bei einem differentiellen Diffe-

renzverstärker an seinem Ausgang gegen ein gemeinsames festes Potential, beispielsweise eine Masse, gemessen.

[0007] Die Artikel "A Versatile Building Block: The CMOS Differential Difference Amplifier" von E. Säckinger und W. Guggenbühl, erschienen in IEEE Journal of Solid-State Circuits, Band SC-22, Nr. 2, 1987, Seiten 287–294, und "A 3.3-V 800-nV_{th} Noise, Gain-Programmable CMOS Microphone Preamplifier Design Using Yield Modeling Technique" von G. Nicollini und C. Guardani, erschienen in IEEE Journal of Solid-State Circuits, Band 28, Nr. 8, 1993, Seiten 915–921, befassen sich mit differentiellen Differenzverstärkern sowie mit Verstärkerschaltungen für diese Verstärkertypen.

[0008] Nachteilig an differentiellen Differenzverstärkern ist der aufgrund des nur einen Ausgang notwendigerweise unsymmetrische Aufbau der äußeren Beschaltung. Dadurch sind diese Verstärkerschaltungen im Allgemeinen relativ anfällig gegenüber externen Störungen. Ferner hat die unsymmetrische Signaldarstellung den Nachteil, dass relativ hohe Signalpegel an den beiden differentiellen Eingangspaaren auftreten. Dieses erfordert aufwendig linearisierte Eingangsstufen sowie einen ausreichenden Gleichlauf (matching) zwischen den Eingangsstufen, um eine gute Linearität der Verstärkerschaltung zu erzielen.

[0009] Aufgabe der Erfindung ist es, eine Schaltung, insbesondere eine Verstärkerschaltung, mit einem voll differentiellen Differenzverstärker zu schaffen, welche eine hohe Eingangsimpedanz und insbesondere eine einfache Einstellbarkeit des Verstärkungsfaktors aufweist.

[0010] Die der Erfindung zugrunde liegende Aufgabenstellung wird durch die Merkmale des Patentanspruchs 1 gelöst. Vorteilhafte Weiterbildungen und Ausgestaltungen der Erfindung sind in den Unteransprüchen angegeben.

[0011] Eine erfindungsgemäße Schaltung enthält einen voll differentiellen Differenzverstärker, welcher ein erstes differentielles Eingangspaar, ein zweites differentielles Eingangspaar und ein differentielles Ausgangspaar aufweist. Eine Eingangsspannung wird zwischen einem ersten Eingang des ersten differentiellen Eingangspaares und einen ersten Eingang des zweiten differentiellen Eingangspaares angelegt. Eine Ausgangsspannung kann zwischen einem ersten und einem zweiten Ausgang des differentiellen Ausgangspaares abgegriffen werden. Ferner weist die Schaltung eine Mehrzahl von Widerständen auf, welche zwischen das

40 Ausgangspaar und über Verbindungsknoten in Reihe geschaltet sind. Der zweite Eingang des ersten Eingangspaares kann mittels eines ersten Wechselschalters mit einem der Verbindungsknoten verbunden werden. Der zweite Eingang des zweiten Eingangspaares kann mittels eines zweiten Wechselschalters ebenfalls mit einem der Verbindungsknoten verbunden werden. Dabei sind die beiden Wechselschalter so geschaltet, dass zwischen die zweiten Eingänge mindestens ein Widerstand geschaltet ist.

[0012] Die erfindungsgemäße Verwendung eines voll differentiellen Differenzverstärkers mit einem symmetrischen Ausgangspaar sowie die Symmetrie der erfindungsgemäßen Schaltung machen die Schaltung sehr unempfindlich gegenüber externen Störungen und erzeugen nur sehr kleine Differenzspannungen an den jeweiligen differentiellen Eingangspairen. Dadurch kann eine hohe Eingangsimpedanz realisiert werden.

[0013] Vorteilhafterweise bilden die Widerstände, die zwischen dem zweiten Eingang des ersten Eingangspaares und dem ersten Ausgang des Ausgangspaares seriell angeordnet sind, einen ersten Rückkoppelwiderstand. Ein zweiter Rückkoppelzweig wird durch die Reihenschaltung der zwischen dem zweiten Eingang des zweiten Eingangspaares und dem zweiten Ausgang des Ausgangspaares angeordneten

Widerstände gebildet. Bei einer Verwendung der erfindungsgemäßen Schaltung als Verstärkerschaltung wird der Verstärkungsfaktor, welcher die Verstärkung der Eingangsspannung in die Ausgangsspannung angibt, durch die Rückkoppelwiderstände und den mindestens einen Widerstand bestimmt. Aufgrund der genannten Vorteile der erfindungsgemäßen Schaltung können die beiden Rückkoppelwiderstände niederohmig ausgelegt werden. Daraus resultieren ein geringer Flächenbedarf, geringes Rauschen und geringe Signalverzerrungen. Ferner können durch die erfindungsgemäße Schaltung die beiden Rückkoppelwiderstände und der mindestens eine Widerstand durch die zwei Wechselschalter eingestellt werden. Das bedeutet, dass drei verschiedene Widerstandswerte durch nur zwei Parameter eingestellt werden. Bei einer Verwendung der erfindungsgemäßen Schaltung als Verstärkerschaltung ist somit der Verstärkungsfaktor, der sich aus den Größen der beiden Rückkoppelwiderstände und des mindestens einen Widerstands ergibt, auf besonders einfache Weise einstellbar.

[0014] Um eine möglichst hohe Symmetrie der erfindungsgemäßen Schaltung zu erzielen und somit die Einkopplung externer Störungen weitgehend zu unterdrücken, weisen die beiden Rückkoppelwiderstände vorteilhaftweise stets dieselben Widerstandswerte auf.

[0015] Außerdem kann vorzugsweise vorgesehen sein, dass die Widerstände der Mehrzahl von Widerständen dieselben Widerstandswerte aufweisen. Sofern auch die Widerstandswerte der beiden Rückkoppelwiderstände gleich sind, werden für eine Änderung der Rückkoppelwiderstände und des mindestens einen Widerstands die beiden Wechselschalter stets synchron umgeschaltet. Dies bedeutet wiederum, dass mit nur einem Parameter, welcher die Schaltstellungen der Wechselschalter angibt, zwei Widerstandswerte eingestellt werden.

[0016] Zur Einstellung der beiden Wechselschalter ist es besonders vorteilhaft, wenn die Schaltstellungen der beiden Wechselschalter steuerbar und insbesondere programmierbar sind.

[0017] Vorteilhaftweise können zur Realisierung der beiden Wechselschalter Transistoren, insbesondere MOS-Transistoren, verwendet werden.

[0018] Gemäß einer weiteren besonders vorteilhaften Ausgestaltung der Erfindung ist eine Spannungsquelle seriell mit dem mindestens einen Widerstand zwischen den ersten und den zweiten Rückkoppelwiderstand geschaltet. Diese Maßnahme ist sinnvoll, falls zwischen den ersten Eingängen der beiden differentiellen Eingangspaire eine konstante Vorspannung anliegt, welche durch unterschiedliche Größen der Gleichtaktspannungen, die am Eingang und am Ausgang der Schaltung auftreten, verursacht wird. Durch die von der Spannungsquelle bereitgestellte Spannung lässt sich die konstante Vorspannung kompensieren. Der Punkt der Schaltung, an welchem die Spannungsquelle in die Schaltung eingefügt wird, kann dadurch beispielsweise mit der sogenannten Common-Mode-Spannung beaufschlagt werden. Aus Symmetriegründen kann der mindestens eine Widerstand vorzugsweise zwei seriell geschaltete Widerstände mit gleichen Widerstandswerten enthalten, zwischen welchen die Spannungsquelle angeordnet ist.

[0019] Bei einer Implementierung der erfindungsgemäßen Schaltung in einem elektrischen Schaltkreis oder einem elektrischen Gerät ist es zum Abgleichen der Schaltung von Vorteil, die Spannungsquelle einstellbar oder steuerbar auszulegen.

[0020] Die erfindungsgemäße Schaltung kann besonders vorteilhaft als integrierte Schaltung mittels CMOS (complementary metal oxide semiconductor)-Technologie hergestellt werden.

[0021] Des Weiteren ist ein Einsatz der erfindungsgemäßen Schaltung als Verstärkerschaltung besonders vorteilhaft, insbesondere als Mikrofon- oder Instrumentations-Verstärkerschaltung. Hierbei wird die Eingangsspannung verstärkt und als Ausgangsspannung ausgegeben, wobei der Verstärkungsfaktor durch die Rückkoppelwiderstände und den mindestens einen Widerstand bestimmt ist.

[0022] Weitere Möglichkeiten zur Implementierung der erfindungsgemäßen Schaltung stellen Gleichrichter oder Filter dar. Zur Erzeugung eines Hochpassfilters wird beispielsweise den ersten Eingängen der beiden differentiellen Eingangspaire jeweils ein Kondensator vorgeschaltet. Ein Tiefpassfilter wird zum Beispiel durch eine Parallelschaltung von Kondensatoren zu den Rückkoppelwiderständen erzeugt.

[0023] Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen unter Bezugnahme auf die Zeichnungen näher erläutert. Es zeigen:

[0024] Fig. 1 ein Schaltbild einer bekannten Verstärkerschaltung mit einem voll differentiellen Verstärker;

[0025] Fig. 2 ein Schaltbild eines Ausführungsbeispiels der erfindungsgemäßen Schaltung; und

[0026] Fig. 3 ein Schaltbild des in dem in Fig. 2 gezeigten Ausführungsbeispiel eingesetzten voll differentiellen Differenzverstärkers.

[0027] Fig. 2 zeigt ein Ausführungsbeispiel der erfindungsgemäßen Schaltung. Hierbei ist die Schaltung als Verstärkerschaltung realisiert. Ein voll differentieller Differenzverstärker FDDA weist ein differentielles Eingangspaar mit einem invertierenden Eingang 3 und einem nicht-invertierenden Eingang 4, ein weiteres differentielles Eingangspaar mit einem invertierenden Eingang 3' und einem nicht-invertierenden Eingang 4' sowie ein differentielles Ausgangspaar mit Ausgängen 5 und 5' auf.

[0028] Zwischen die Ausgänge 5 und 5' sind Widerstände R7, R6, R5, R4, R3, R3', R4', R5', R6' und R7' in Reihe geschaltet, wobei zwischen die Widerstände R3 und R3' zusätzlich eine einstellbare Spannungsquelle VCONST geschaltet ist. Ein Wechselschalter S ermöglicht es, den Eingang 3 wahlweise mit einem der zwischen den Widerständen R3 bis R7 befindlichen Knoten zu verbinden. Entsprechend wird mittels eines Wechselschalters 5' einer der zwischen den Widerständen R3' bis R7' liegenden Knoten angewählt, sodass sich eine Verbindung dieses Knotens mit dem Eingang 3' ergibt. Aufgrund dieser Beschaltung bilden die Widerstände, die seriell zwischen dem von dem Wechselschalter S ausgewählten Knoten und dem Ausgang 5 angeordnet sind, einen ersten Rückkoppelwiderstand des voll differentiellen Differenzverstärkers FDDA. Entsprechend bilden die Widerstände, die zwischen dem von dem Wechselschalter 5' ausgewählten Knoten und dem Ausgang 5' seriell angeordnet sind, einen zweiten Rückkoppelwiderstand des voll differentiellen Differenzverstärkers FDDA.

[0029] Für die in Fig. 2 gezeigten Schaltstellungen der Wechselschalter S und S' bedeutet dies, dass sich der erste Rückkoppelwiderstand aus den Widerständen R4 bis R7 und der zweite Rückkoppelwiderstand aus den Widerständen R4' bis R7' ergeben.

[0030] Eine Eingangsspannung VIN speist den voll differentiellen Differenzverstärker FDDA über die Eingänge 4 und 4'. Zwischen den Ausgängen 5 und 5' liegt eine Ausgangsspannung VOUT an. Sofern die Widerstandspaire R3 und R3', R4 und R4' usw. jeweils die gleichen Widerstandswerte aufweisen, ergibt sich bei den in Fig. 2 dargestellten Schaltstellungen der Wechselschalter S und S' die Ausgangsspannung VOUT aus der Verstärkung der Eingangsspannung VIN mit dem Verstärkungsfaktor $1 + R3/(R4 + R5 + R6 + R7)$.

[0031] Vorteilhafterweise besitzen die Widerstände R3 bis R₇ sowie R_{3'} bis R_{7'} die gleichen Widerstandswerte, und die Wechselschalter S und S' weisen stets symmetrische Schaltstellungen auf, sodass sich insgesamt eine hochsymmetrische äußere Beschaltung des voll differentiellen Differenzverstärkers FDDA ergibt. Dadurch wird die Empfindlichkeit der Verstärkerschaltung gegenüber externen Störungen minimiert. Ferner kann dadurch der Verstärkungsfaktor der Verstärkerschaltung besonders einfach eingestellt werden, da lediglich die Schaltstellungen der Wechselschalter S und S' gemeinsam geändert werden müssen. Das bedeutet, dass mit nur einem Einstellparameter der Verstärkungsfaktor eingestellt wird.

[0032] Falls die Gleichtaktspannung VCMIN an den Eingängen 4 und 4' und die Gleichtaktspannung VCMOUT an den Ausgängen 5 und 5' unterschiedliche Werte besitzen, tritt zwischen den Eingängen 4 und 4' eine konstante Vorspannung mit einem Wert von $\pm (VCMIN - VCMOUT)$ auf. Diese konstante Vorspannung lässt sich mit der von der Spannungsquelle VCONST erzeugten Spannung kompensieren. Dazu muss die Spannungsquelle VCONST bei dem in Fig. 2 eingestellten Verstärkungsfaktor eine Spannung von $[(R3 + R4 + R5 + R6 + R7) \cdot VCMIN - R3 \cdot VCMOUT] / (R4 + R5 + R6 + R7)$ bereitstellen. Die Spannungsquelle VCONST dient folglich dazu, den Verbindungspunkt der Widerstände R3 und R_{3'} auf die sogenannte Common-Mode-Spannung zu bringen.

[0033] Es wäre allerdings auch denkbar, die vorliegende Verstärkerschaltung ohne die Spannungsquelle VCONST zu realisieren. Dann würden die entsprechenden Anschlüsse der Widerstände R3 und R_{3'} kurzgeschlossen.

[0034] Ein Eingang VCM des voll differentiellen Differenzverstärkers FDDA dient dazu, die ausgangsseitige Gleichtaktspannung VCMOUT zu steuern oder zu regeln.

[0035] Die vorliegende Verstärkerschaltung weist einen hohen Eingangsaussteuerbereich von 1 Vpdiff bei einer Versorgungsspannung VDD von 1,8 V auf. Die Verstärkung der Verstärkerschaltung kann auch programmierbar ausgelegt werden. Es sind Verstärkungen von 0 dB bis 30 dB möglich.

[0036] In Fig. 3 ist ein Schaltbild des in dem in Fig. 2 gezeigten Ausführungsbeispiel der Erfindung verwendeten voll differentiellen Differenzverstärkers FDDA dargestellt.

[0037] Der voll differentielle Differenzverstärker FDDA enthält drei Differenzverstärker mit p-Kanal-MOSFETs MP1, MP1', MP2, MP2', MP3, MP3' und Stromquellen I₁, I₂, I₃. Des Weiteren umfasst der voll differentielle Differenzverstärker FDDA Stromquellen I₄ und I₅, Widerstände R₈ und R₉, Kondensatoren C₁, C₂, C₃ und C₄ sowie n-Kanal-MOSFETs MN1, MN2, MN3, MN4, MN5 und MN6.

50

Patentansprüche

- Schaltung mit einem voll differentiellen Differenzverstärker (FDDA), welcher ein erstes differentielles Eingangspaar (3, 4), ein zweites differentielles Eingangspaar (3', 4') und ein differentielles Ausgangspaar (5, 5') aufweist, wobei eine Eingangsspannung (VIN) zwischen einem ersten Eingang (4) des ersten Eingangspaares (3, 4) und einem ersten Eingang (4') des zweiten Eingangspaares (3', 4') anliegt, eine Ausgangsspannung (VOUT) zwischen einem ersten Ausgang (5) und einem zweiten Ausgang (5') des Ausgangspaares (5, 5') abgreifbar ist, eine Mehrzahl von Widerständen (R₃, ..., R₇, R_{3'}, ..., R_{7'}) zwischen das Ausgangspaar (5, 5') und über Verbindungsknoten in Reihe geschaltet ist, der zweite Eingang (3) des ersten Eingangspaares (3, 4)

mittels eines ersten Wechselschalters (S) mit einem der Verbindungsknoten verbindbar ist, der zweite Eingang (3) des zweiten Eingangspaares (3', 4') mittels eines zweiten Wechselschalters (S') mit einem der Verbindungsknoten verbindbar ist, und die beiden Wechselschalter (S, S') derart geschaltet sind, dass zwischen den zweiten Eingang (3) des ersten Eingangspaares (3, 4) und den zweiten Eingang (3') des zweiten Eingangspaares (3', 4') mindestens ein Widerstand (R₃, R_{3'}) aus der Mehrzahl von Widerständen (R₃, ..., R₇, R_{3'}, ..., R_{7'}) geschaltet ist.

2. Schaltung nach Anspruch 1, dadurch gekennzeichnet,

dass die Widerstände (R₄, ..., R₇) aus der Mehrzahl von Widerständen (R₃, ..., R₇, R_{3'}, ..., R_{7'}), die zwischen den zweiten Eingang (3) des ersten Eingangspaares (3, 4) und den ersten Ausgang (5) des Ausgangspaares (5, 5') geschaltet sind, einen ersten Rückkoppelwiderstand bilden, und

dass die Widerstände (R_{4'}, ..., R_{7'}) aus der Mehrzahl von Widerständen (R₃, ..., R₇, R_{3'}, ..., R_{7'}), die zwischen den zweiten Eingang (3') des zweiten Eingangspaares (3', 4') und den zweiten Ausgang (5') des Ausgangspaares (5, 5') geschaltet sind, einen zweiten Rückkoppelwiderstand bilden.

3. Schaltung nach Anspruch 1, dadurch gekennzeichnet,

dass der erste Rückkoppelwiderstand (R₄, ..., R₇) und der zweite Rückkoppelwiderstand (R_{4'}, ..., R_{7'}) dieselben Widerstandswerte aufweisen.

4. Schaltung nach einem oder mehreren der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Widerstände der Mehrzahl von Widerständen (R₃, ..., R₇, R_{3'}, ..., R_{7'}) dieselben Widerstandswerte aufweisen.

5. Schaltung nach einem oder mehreren der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltstellungen der beiden Wechselschalter (S, S') steuerbar und insbesondere programmierbar sind.

6. Schaltung nach einem oder mehreren der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Wechselschalter (S, S') Transistoren, insbesondere MOS-Transistoren, aufweisen.

7. Schaltung nach einem oder mehreren der Ansprüche 2 bis 6, dadurch gekennzeichnet, dass eine Spannungsquelle (VCONST) zwischen den ersten Rückkoppelwiderstand (R₄, ..., R₇) und den zweiten Rückkoppelwiderstand (R_{4'}, ..., R_{7'}) und in Reihe mit dem mindestens einen Widerstand (R₃, R_{3'}) geschaltet ist.

8. Schaltung nach Anspruch 7, dadurch gekennzeichnet, dass die Spannungsquelle (VCONST) einstellbar oder steuerbar ist.

9. Schaltung nach einem oder mehreren der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Schaltung mittels CMOS-Technologie realisiert ist.

10. Verstärkerschaltung, insbesondere eine Mikrofon-Verstärkerschaltung oder eine Instrumentations-Verstärkerschaltung, oder ein Filter oder ein Gleichrichter, enthaltend eine Schaltung nach einem oder mehreren der vorhergehenden Ansprüche.

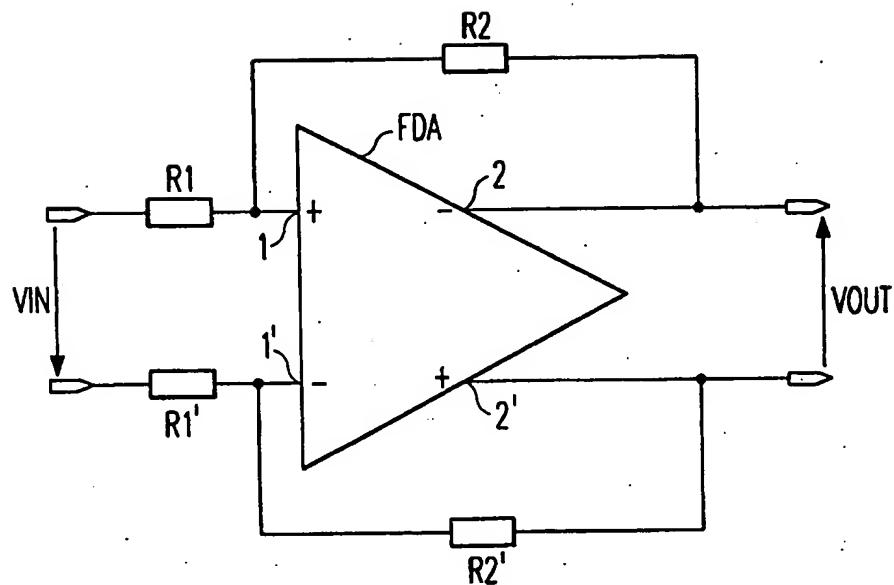


Fig. 1
Stand der Technik

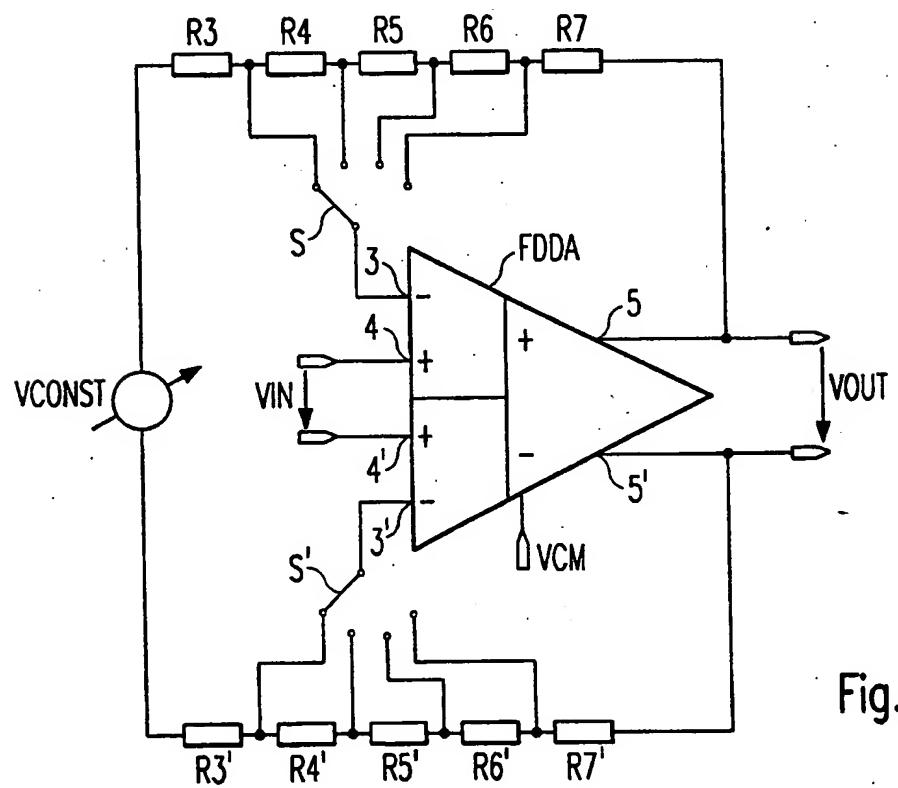


Fig. 2

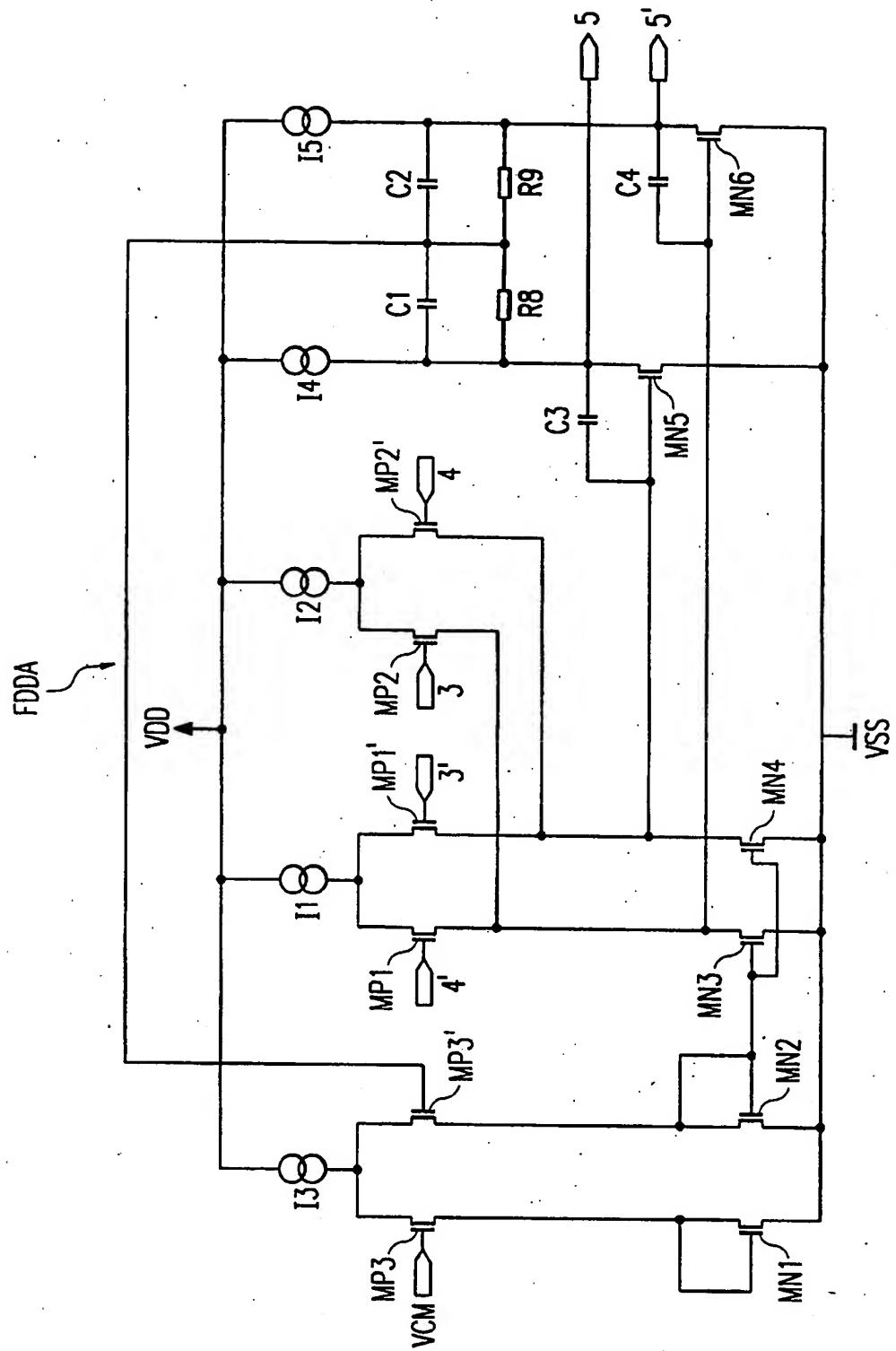


Fig. 3